



System Buses

Eri Prasetyo W.

<http://eri.staff.gunadarma.ac.id>

Sources :

William Stalling, Computer Organization and Architecture, 2007.

Daniel W. Lewis, Programmer's View of Computer Organization, 2000.

UG, Distance Learning, 2008.

Apa yang dimaksud dengan program?

- Sebuah langkah yang kontinyu
- Untuk setiap langkah , operasi aritmetik atau logic akan bekerja
- Untuk setiap operasi , perbedaan kontrol signal selalu diperlukan

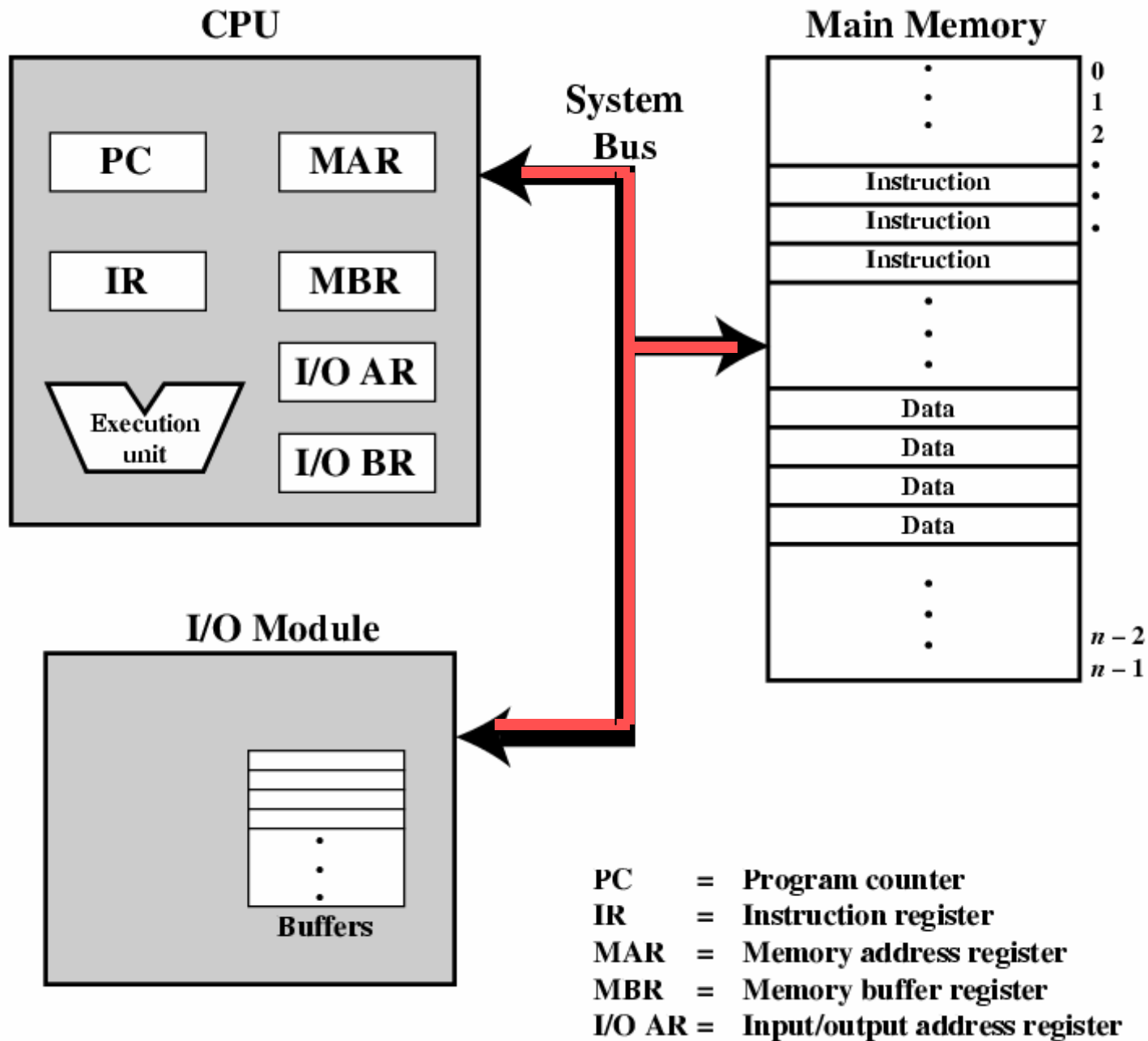
Function of Control Unit (FU)

- Untuk setiap operasi disediakan sebuah kode yang unik
misal : ADD, MOVE
- Sebuah segment hardware menerima kode dan pengiriman signal kontrol

Components

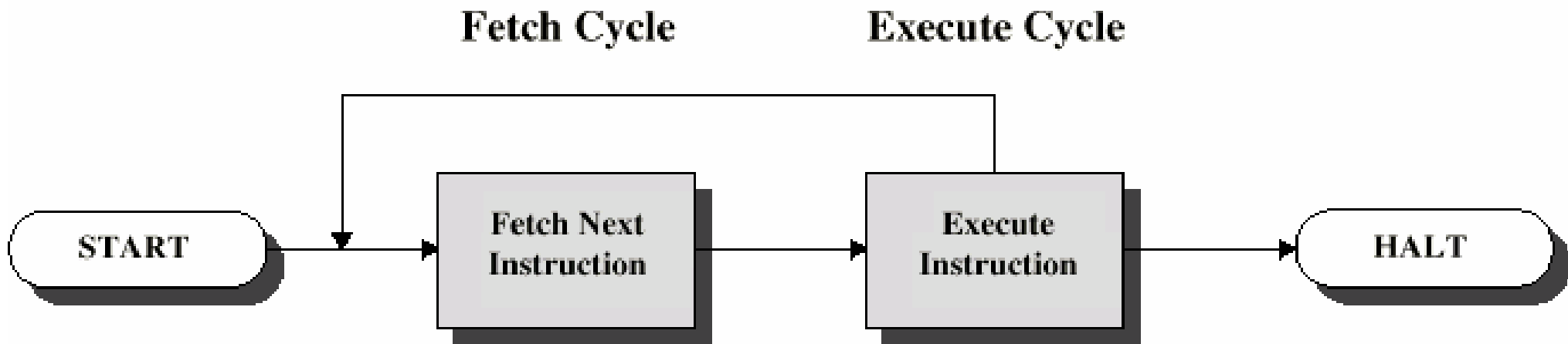
- Kontrol unit dan ALU menyatu didalam CPU
- Sistem memerlukan data dan instruksi selanjutnya hasil dikirim ke luaran
 - Input/output
- Kode dari Temporary storage dan hasil selalu diperlukan
 - memori utama

Computer Components: Top Level View



Instruction Cycle

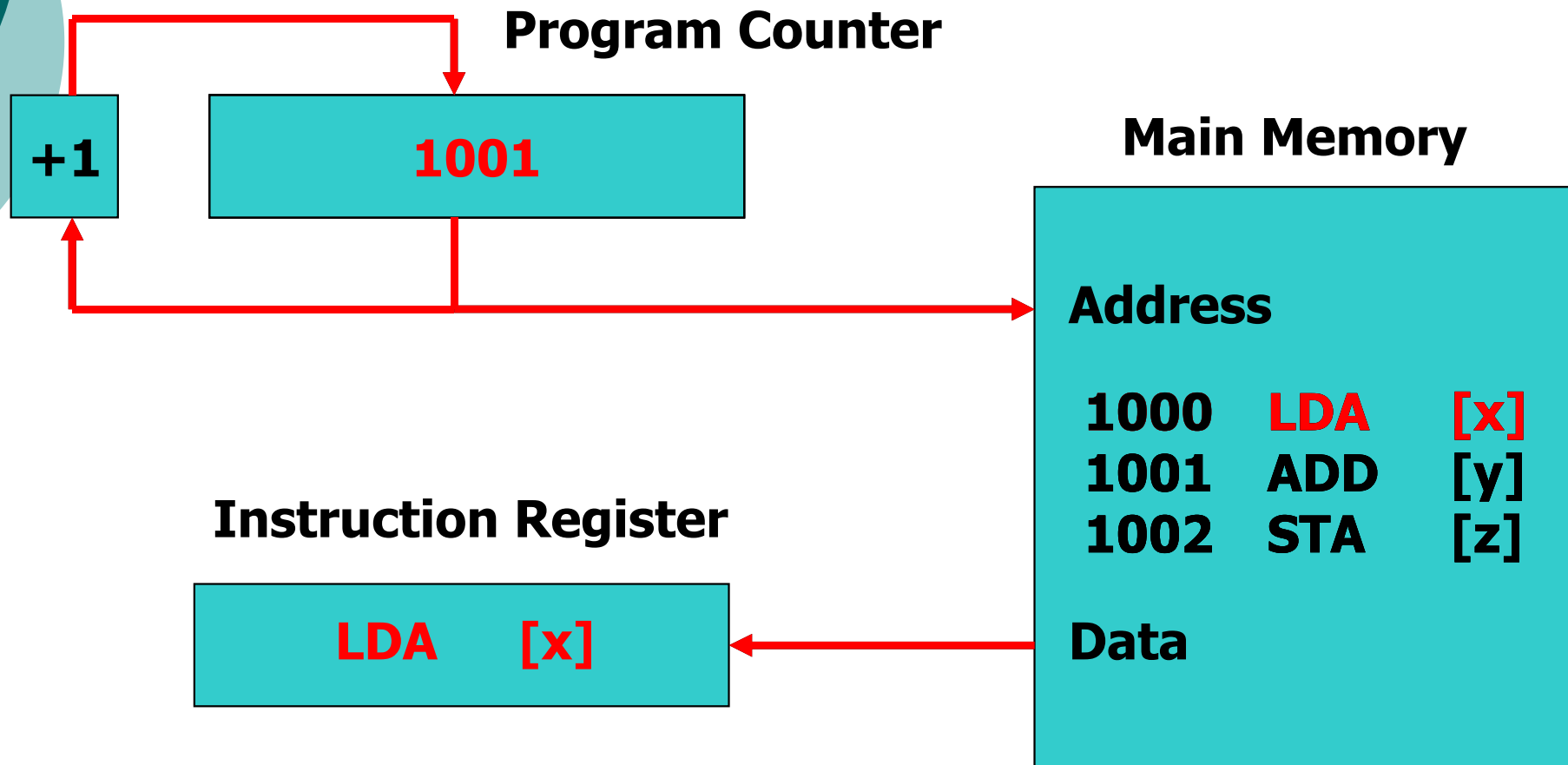
- Two steps:
 - Fetch
 - Execute



Fetch Cycle

- Program Counter (PC) menahan alamat dari instruksi selanjutnya ke fetch
- Processor melakukan instruksi fetch dari lokasi memori ke PC
- PC naik / bertambah
- Instruksi di ambil (loaded) ke Instruction Register (IR)
- Processor menterjemahkan instruksi

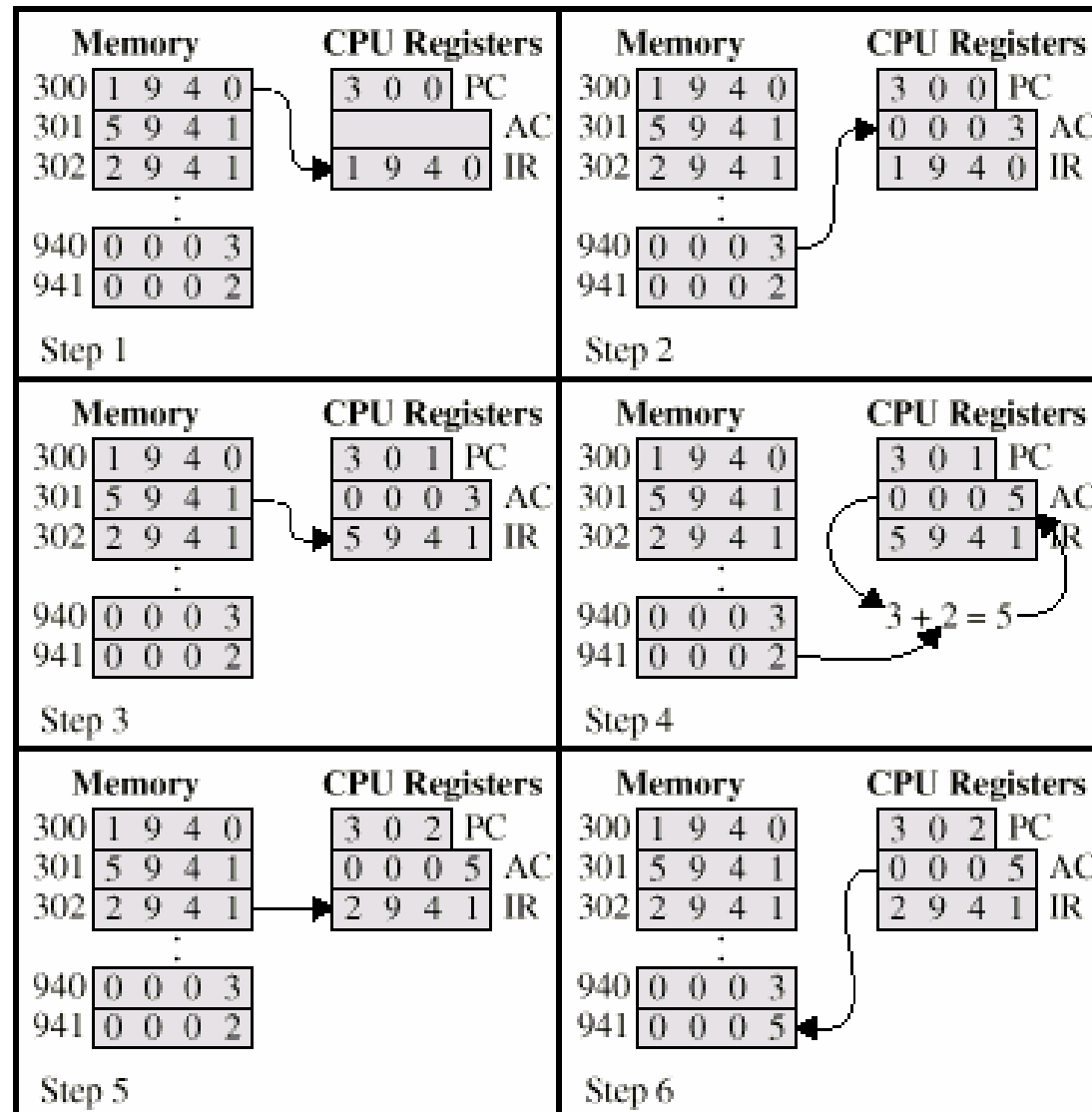
The Fetch Phase



Execute Cycle

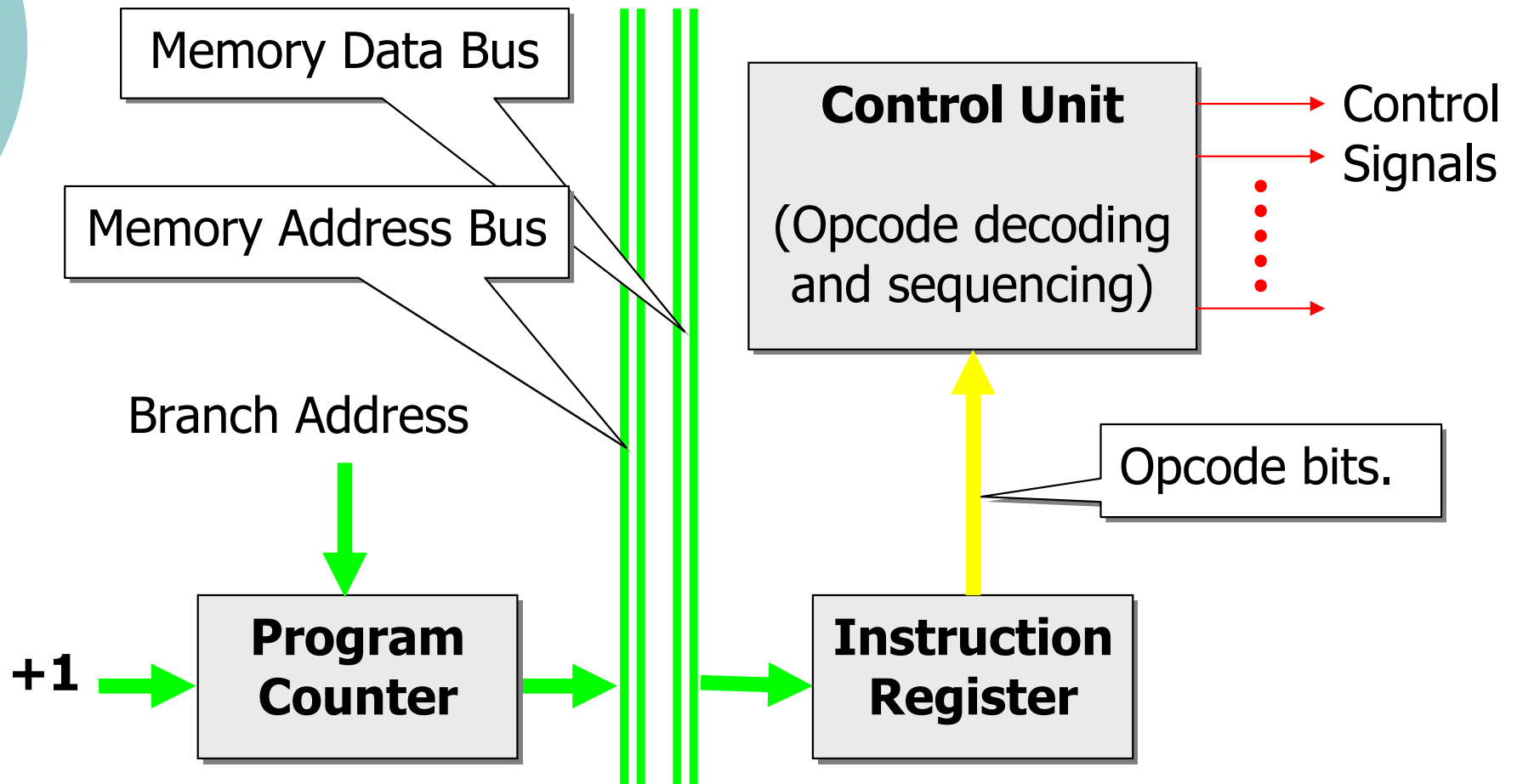
- **Processor-memory**
 - **Transfer data antara CPU dan memori utama**
- **Processor I/O**
 - **Transfer data antara CPU dan module I/O**
- **Data processing**
 - **Operasi aritmetik atau logic**
- **Control**
 - **Operasi sequence**
 - **jump**
 - **Kombinasi keduanya**

Example of Program Execution

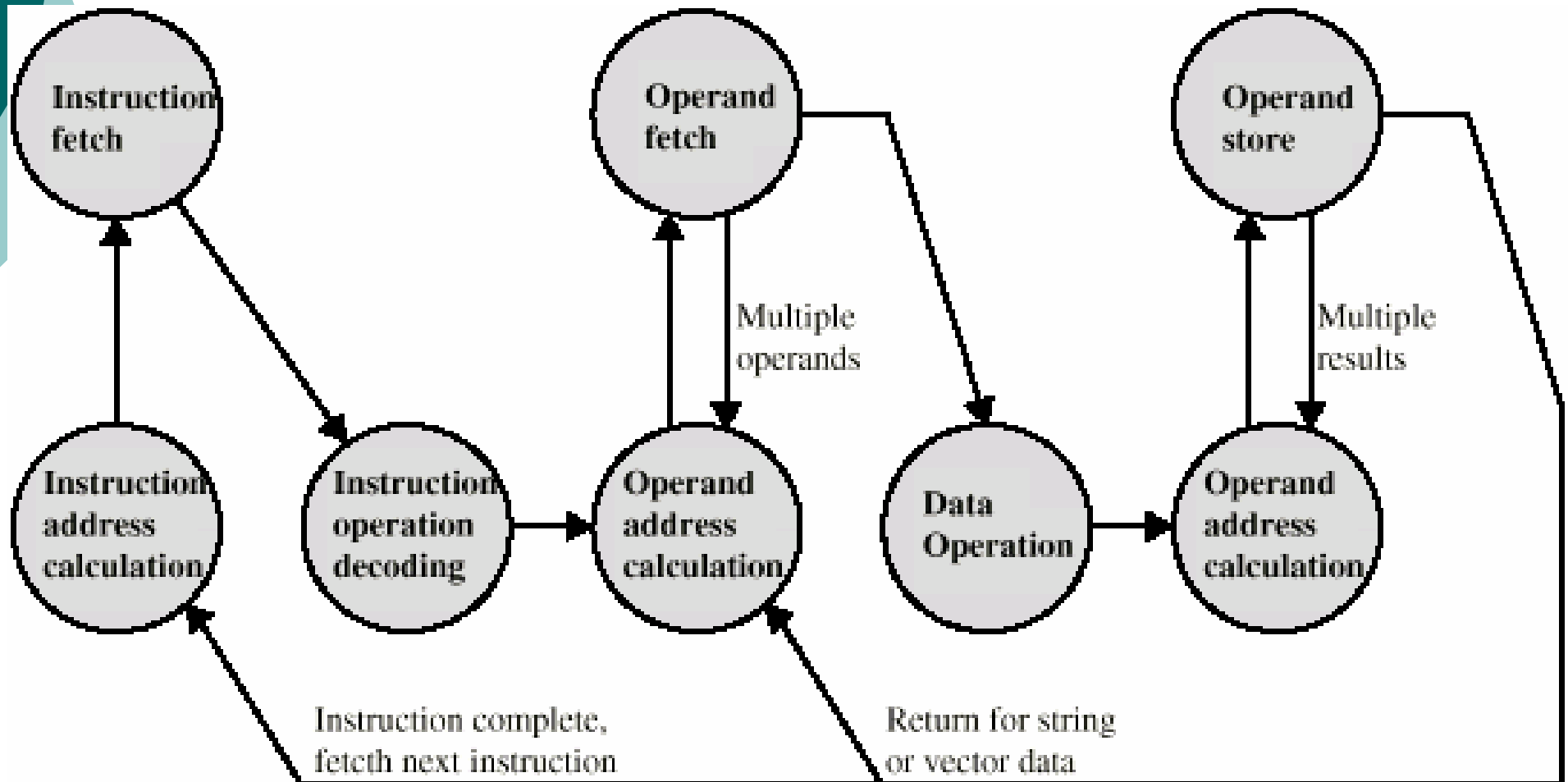


Simulasi

Control Flow Portion of a CPU



Instruction Cycle - State Diagram

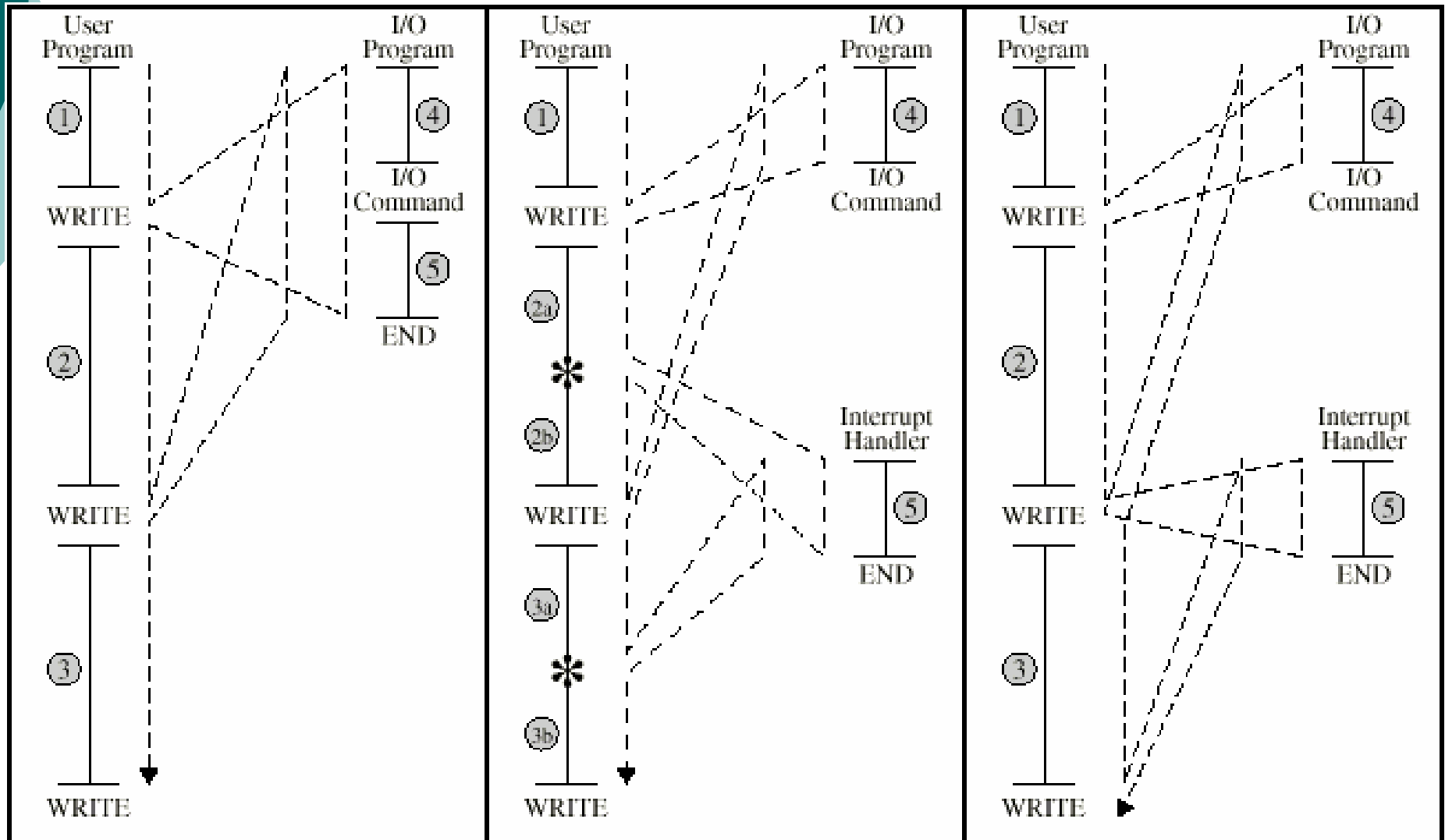


Class of Interrupts

Program,

- **dihasilkan dari beberapa kondisi yang terjadi sebagai hasil dari sebuah eksekusi instruksi**
- misal overflow, division by zero
- Timer
 - dihasilkan dari internal processor timer
 - Digunakan di pre multi-tasking
- I/O
 - from I/O controller
- Hardware failure
 - e.g. memory parity error
 - Power failure

Program Flow Control



(a) No interrupts

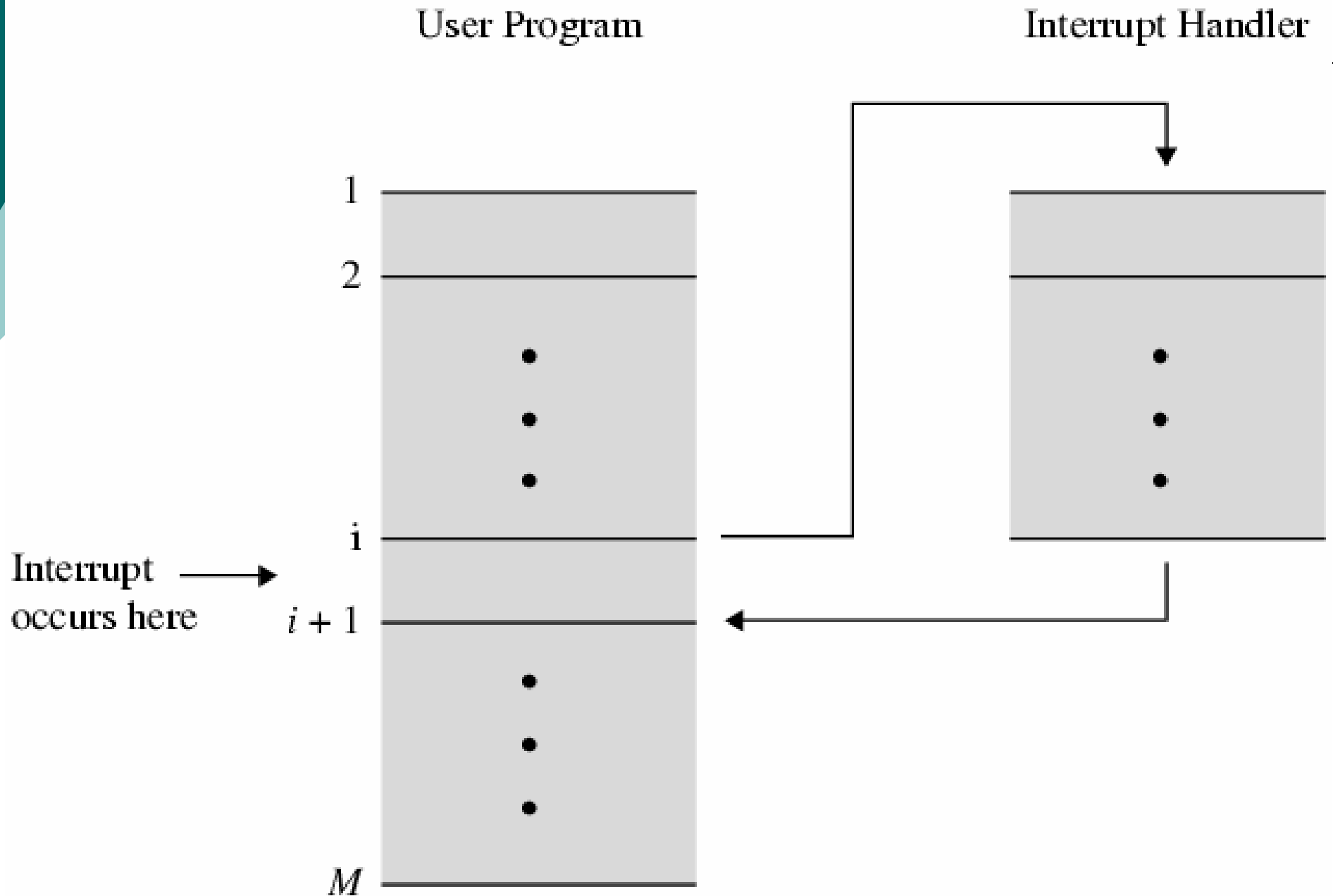
(b) Interrupts; short I/O wait

(c) Interrupts; long I/O wait

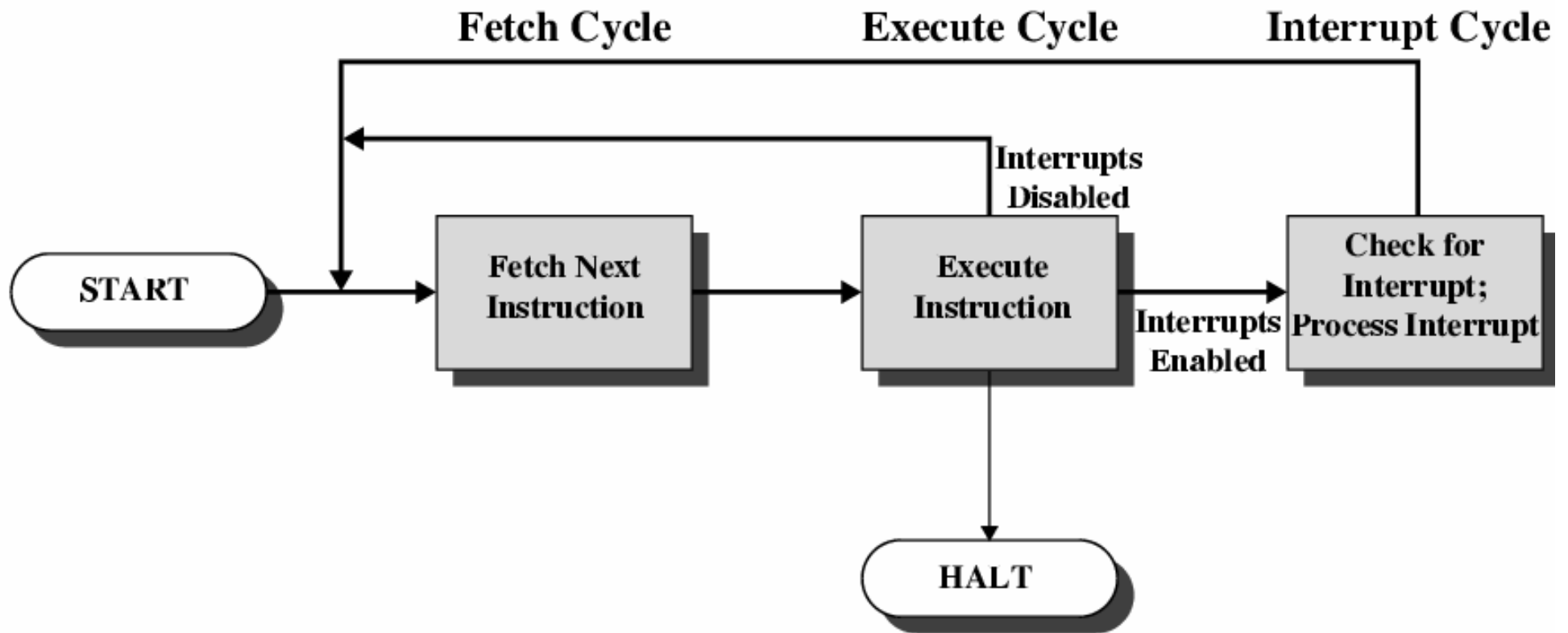
Interrupt Cycle

- Tambahkan ke instruction cycle
- Processor mengecek untuk melakukan interrupt
 - Indikasi dengan sebuah signal interrupt
- Jika tidak ada interrupt, fetch ke instruksi berikutnya
- Jika ada interrupt tunda:
 - execution program saat ini
 - Amankan context ini
 - Set PC untuk mulai pengalamatan dari interrupt handler routine
 - Process interrupt
 - Restore context dan lanjutkan interrupted program

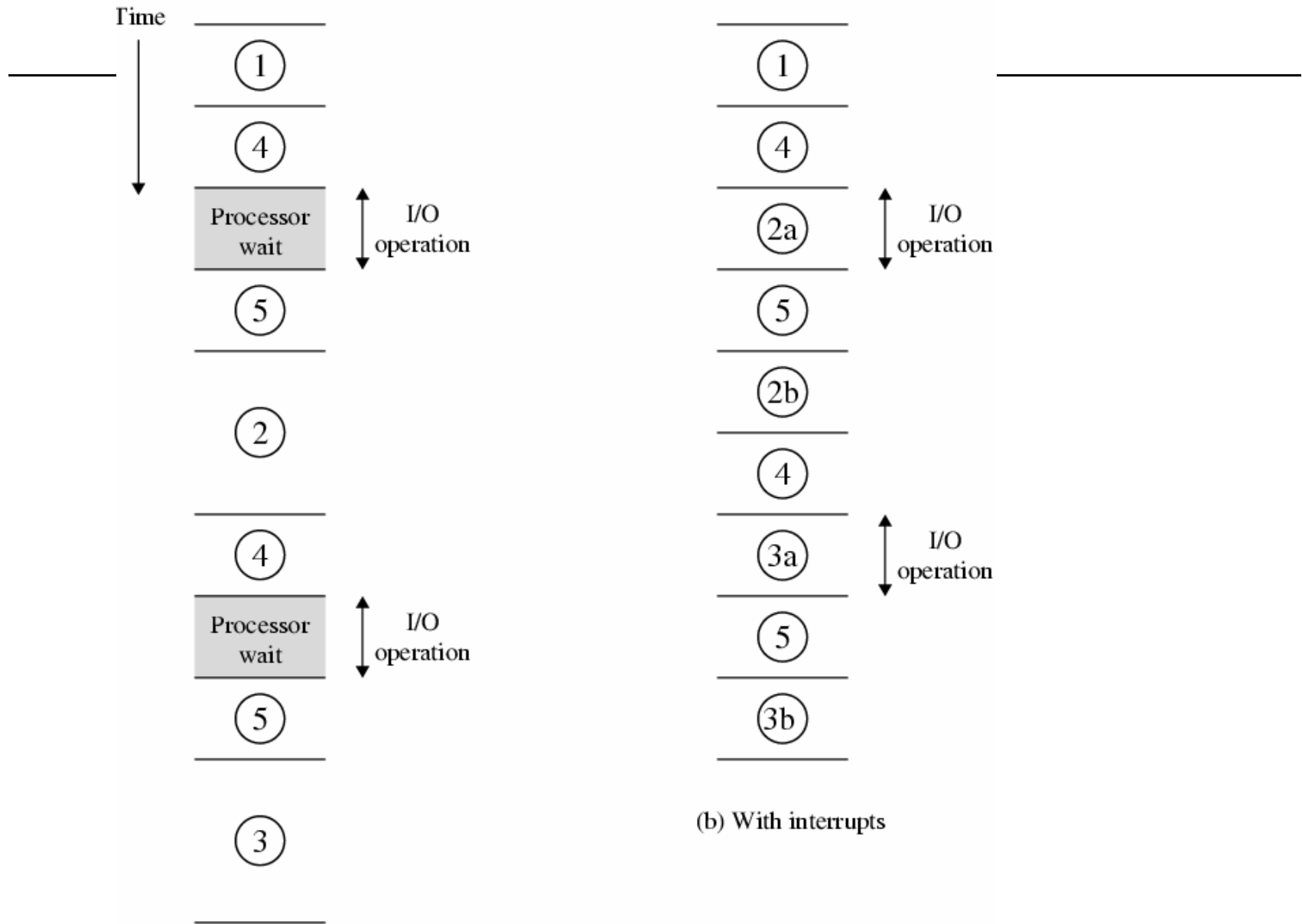
Transfer of Control via Interrupts



Instruction Cycle with Interrupts



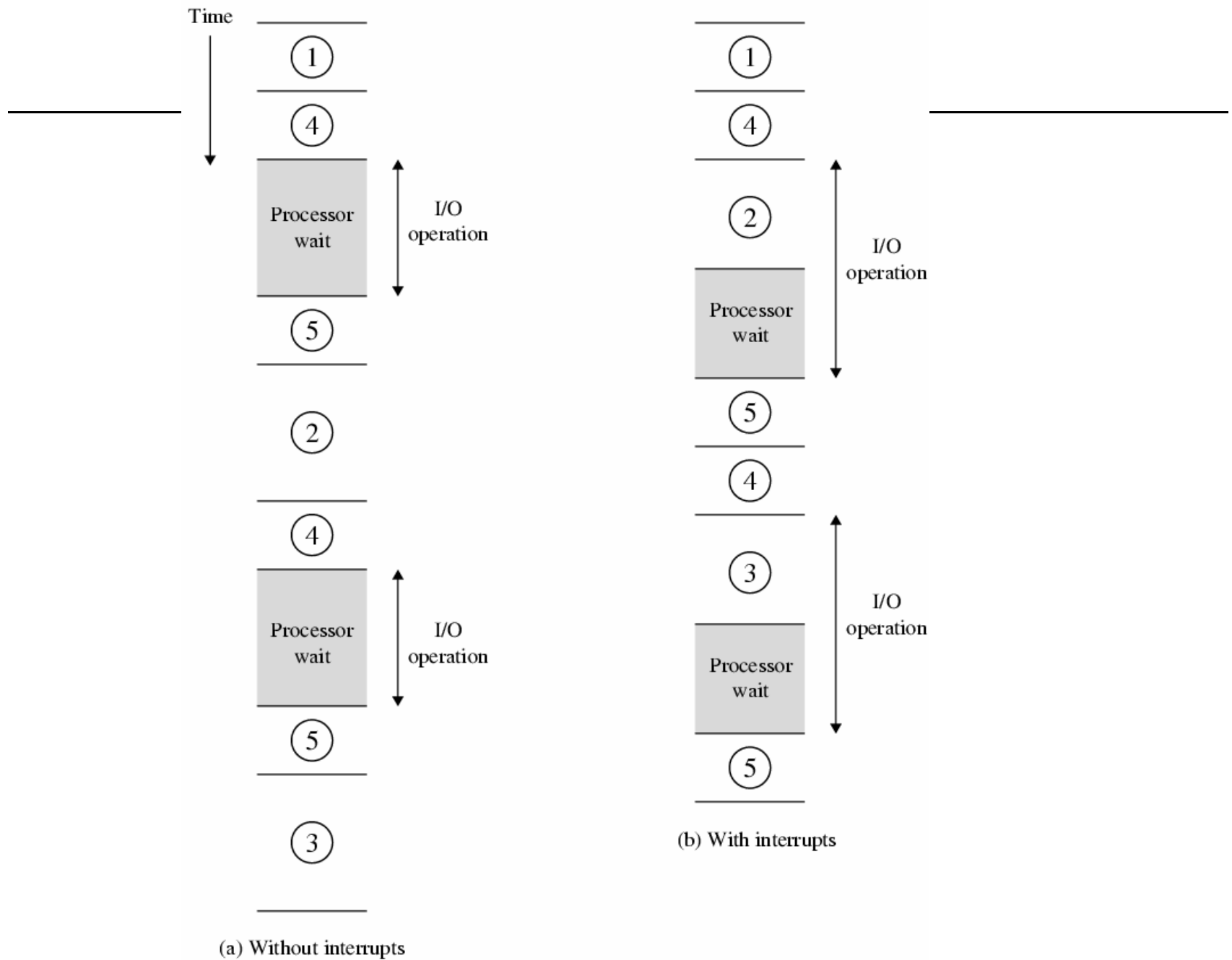
Program Timing short I/O Wait



(a) Without interrupts

(b) With interrupts

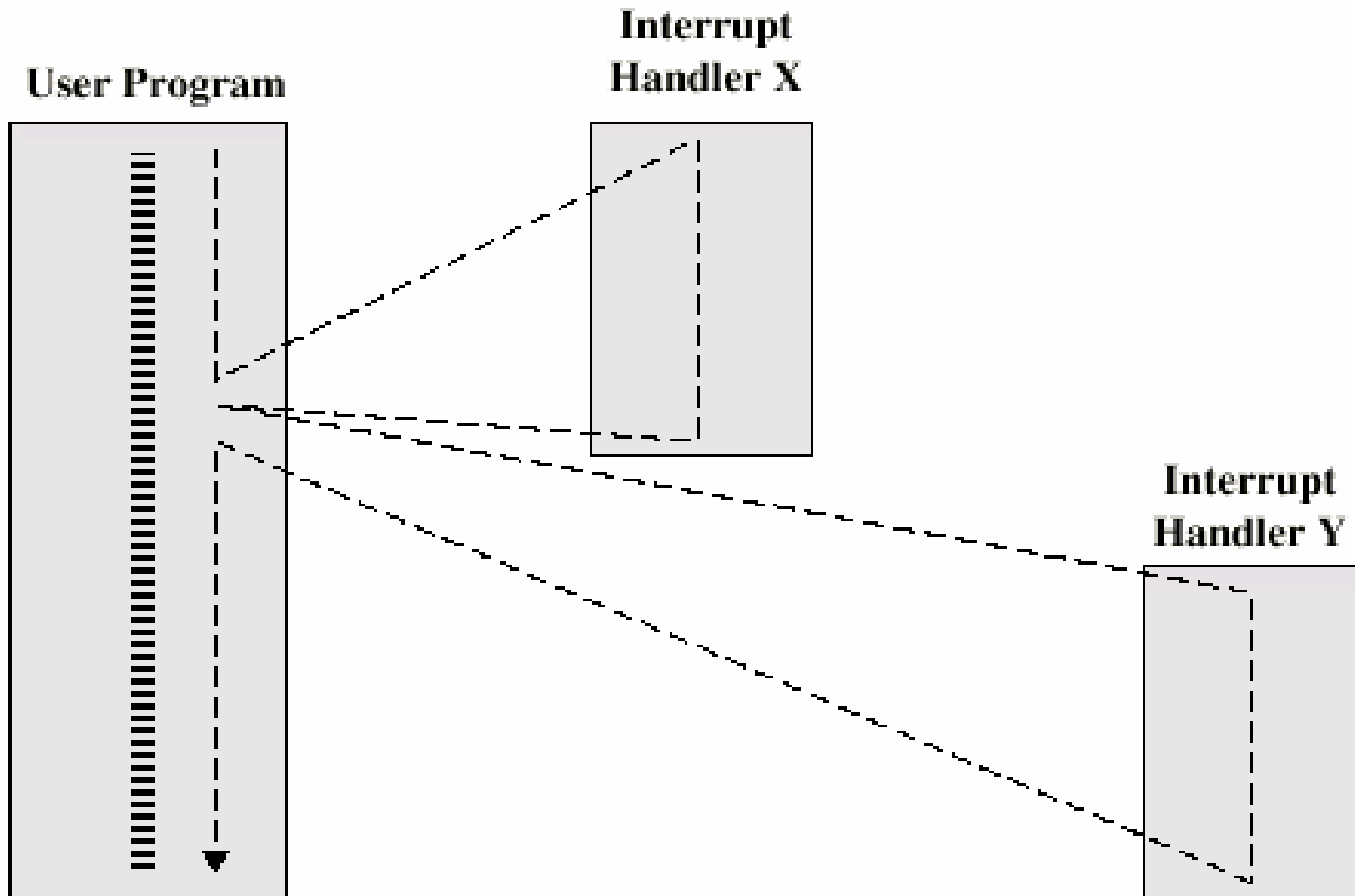
Program Timing Long I/O Wait



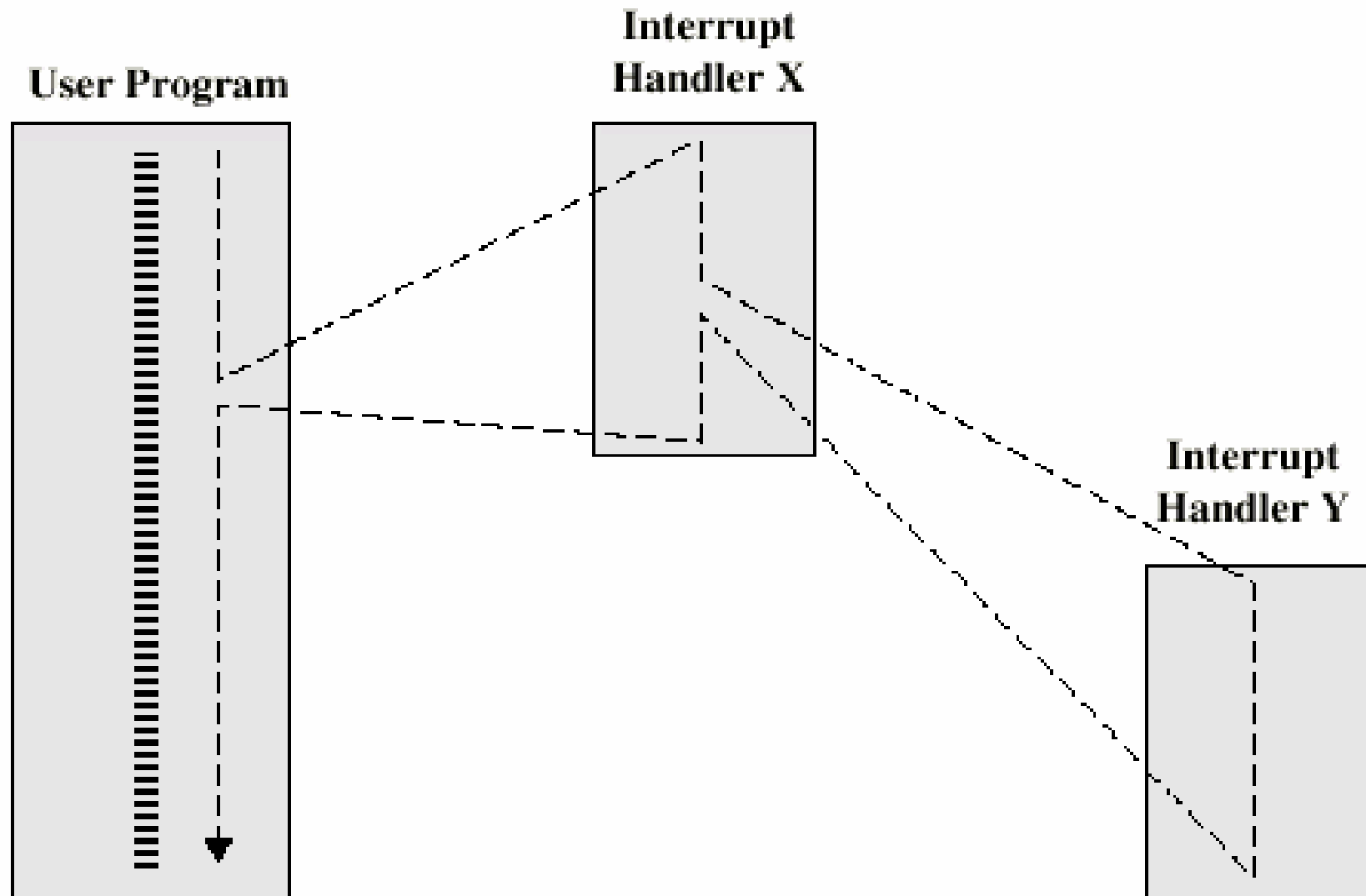
Multiple Interrupts

- Disable interrupts
 - Processor tidak akan melewatkan interupt ketika satu interupt sedang diproses
 - Interrupts ditunda dan dicek setelah interupt pertama di proses
- Define priorities
 - Prioritas interupt yang rendah dapat di interupt oleh interupt prioritas tinggi
 - Ketika interupt prioritas tinggi diproses , prosesor kembali ke interupt sebelumnya

Multiple Interrupts - Sequential



Multiple Interrupts – Nested

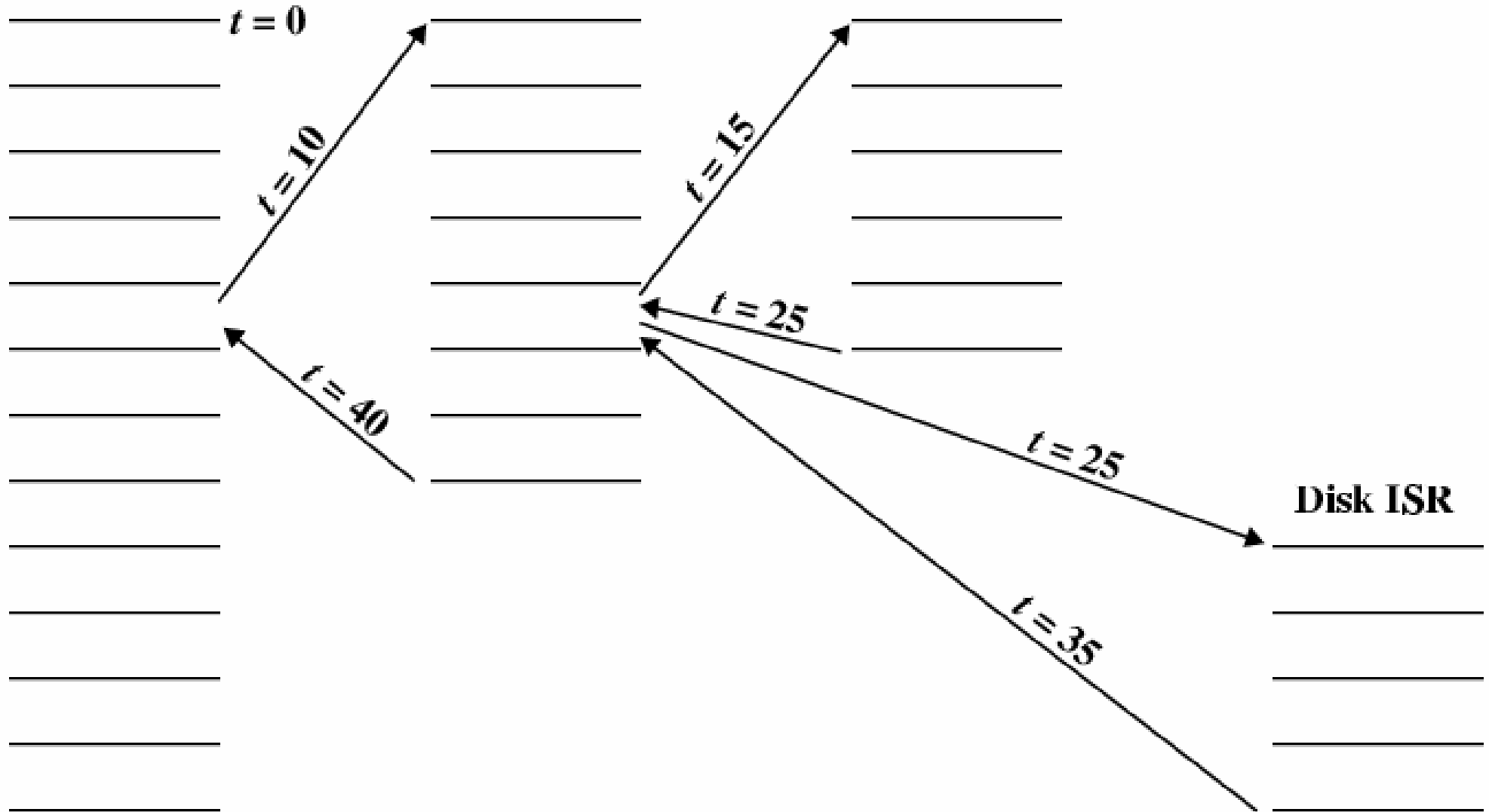


Time Sequence of Multiple Interrupts

User Program

Printer ISR

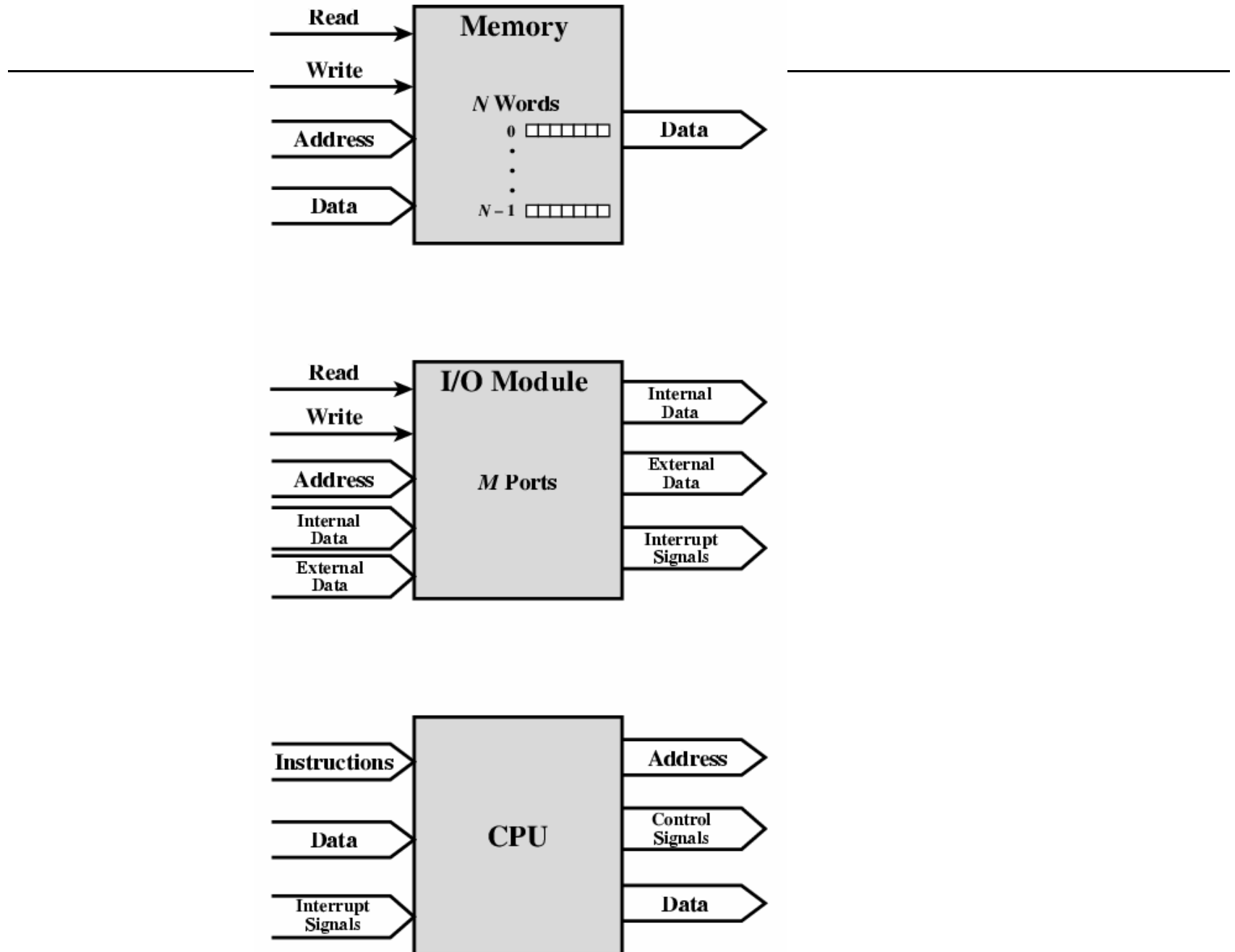
Communication ISR



Connecting

- Semua unit harus terhubung
- Perbedaan tipe hubungan
 - Memory
 - Input/Output
 - CPU

Computer Modules



Memory Connection

- Menerima dan mengirim data
- Menerima alamat (of locations)
- Menerima signal control
 - Read
 - Write
 - Timing

Input/Output Connection(1)

- Sama seperti memori
- Output
 - Menerima data dari komputer
 - Mengirim data ke peripheral
- Input
 - Menerima data dari peripheral
 - Mengirim data ke komputer

Input/Output Connection(2)

- Menerima signal kontrol dari komputer
- Mengirim signal kontrol ke peripherals
 - e.g. spin disk
- Menerima alamat dari komputer
 - e.g. port number untuk identifikasi peripheral
- Mengirim signal interrupt (control)



CPU Connection

- membaca instruksi dan data
- Menulis data keluar (setelah processing)
- Mengirim signal control ke unit lain
- Menerima interrupts

Buses

- Mempunyai 50-100 jalur
- Single dan multiple BUS structures
e.g. Control/Address/Data bus (PC)

What is a Bus?

- Sebuah jalur komunikasi
- Biasanya broadcast
- sering dikelompokkan
 - Banyaknya kanal di 1 bus
 - e.g. 32 bit data bus adalah kanal tunggal dibagi untuk 32

Data Bus

- Pembawa data
 - Remember that there is no difference between “data” and “instruction” at this level
- Lebar data bus bisa menunjukkan performance
 - 8, 16, 32, 64 bit

Address bus

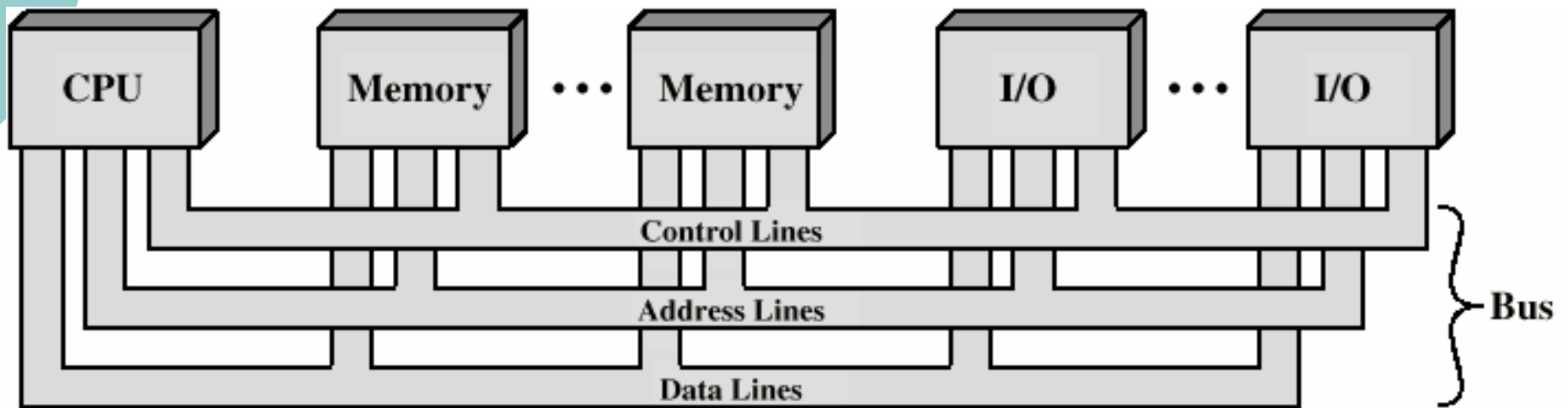
- Identifikasi sumber atau tujuan data
- e.g. CPU ingin membaca sebuah instruksi (data) dari lokasi yang diberikan di memori
- Lebar bus menunjukkan kapasitas maksimum memori sistem
 - e.g. 8080 mempunyai 16 bit address bus memberikan 64k address space



Control Bus

- Control dan timing information
 - Memory read/write signal
 - Interrupt request
 - Clock signals

Bus Interconnection Scheme



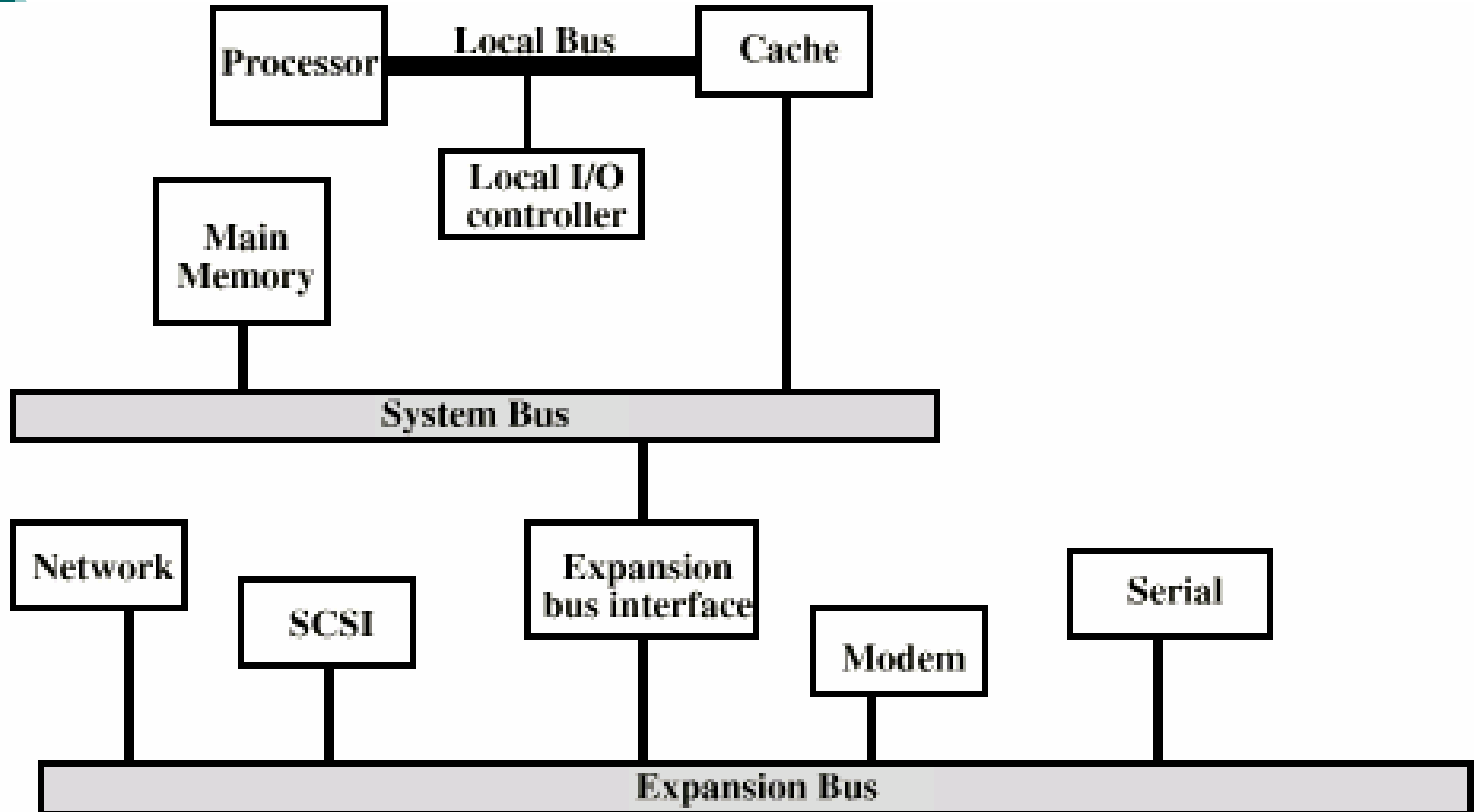
Big and Yellow?

- Seperti apa bus?
 - Parallel lines pada circuit boards
 - Ribbon cables
 - Strip connectors pada mother boards
 - e.g. PCI
 - Kumpulan kabel / metal

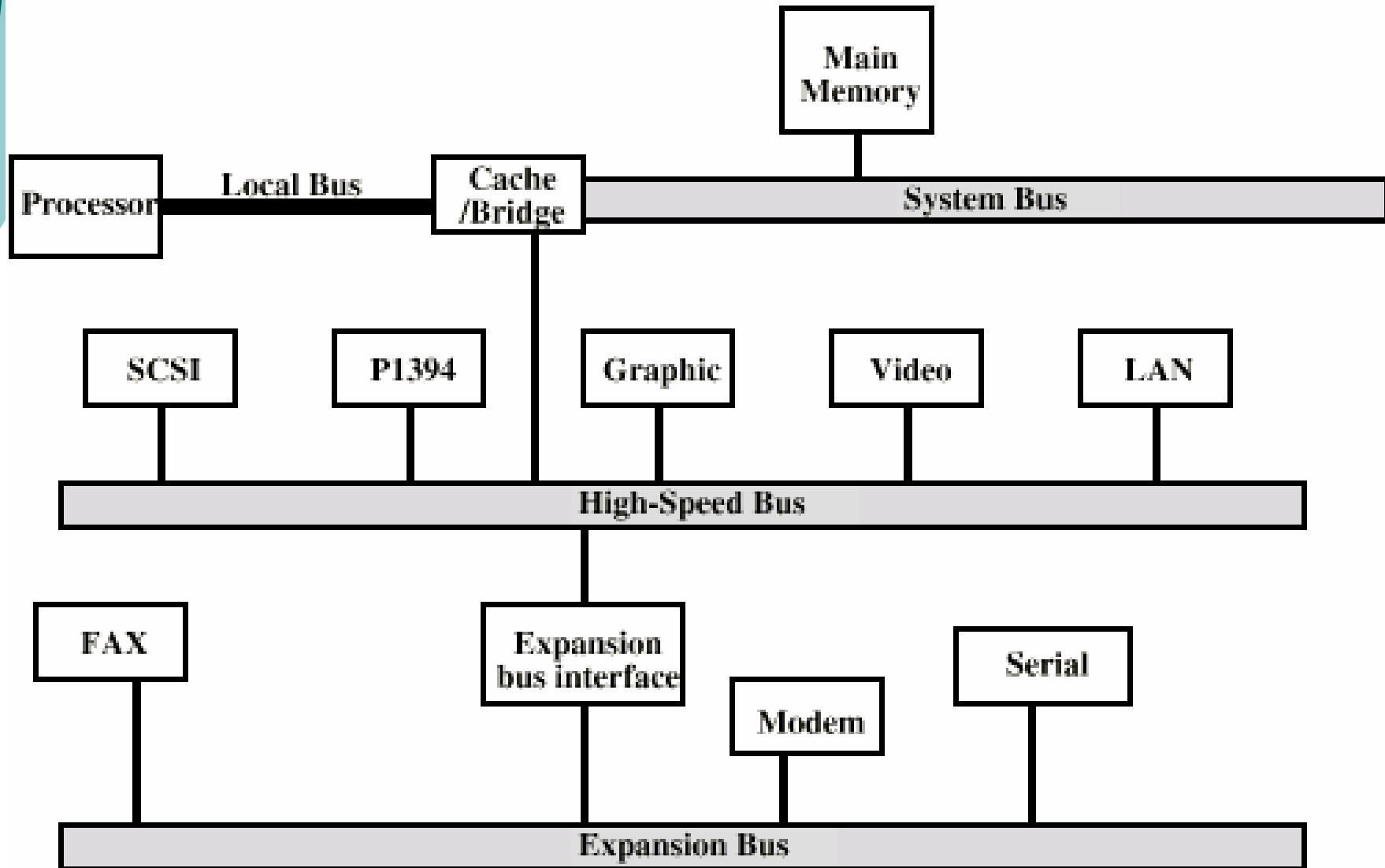
Single Bus Problems

- Banyak devices pada satu bus punya masalah:
 - Propagation delays
 - Panjang data path akan mempengaruhi performance
 - Jika besarnya data transfer mendekati kapasitas bus
- Kebanyakan sistem menggunakan multiple buses to menanggulangi masalah diatas

Traditional (ISA) (with cache)



High Performance Bus



Bus Types

- Dedicated
 - membagi jalur data & alamat
- Multiplexed
 - Shared lines
 - Jalur kontrol untuk Address valid atau data valid
 - keunggulan- jalur lebih sedikit
 - Kekurangan
 - Kontrol menjadi kompleks
 - Performance menurun

Bus Arbitration

- Lebih dari satu module controlling the bus
- e.g. CPU and DMA controller
- Hanya satu modul bisa mengontrol bus pada saat bersamaan
- Arbitration bisa sentral atau terdistribusi



Centralised Arbitration

- Single hardware device controlling bus access
 - Bus Controller
 - Arbiter
- Bisa bagian dari CPU atau dibagi



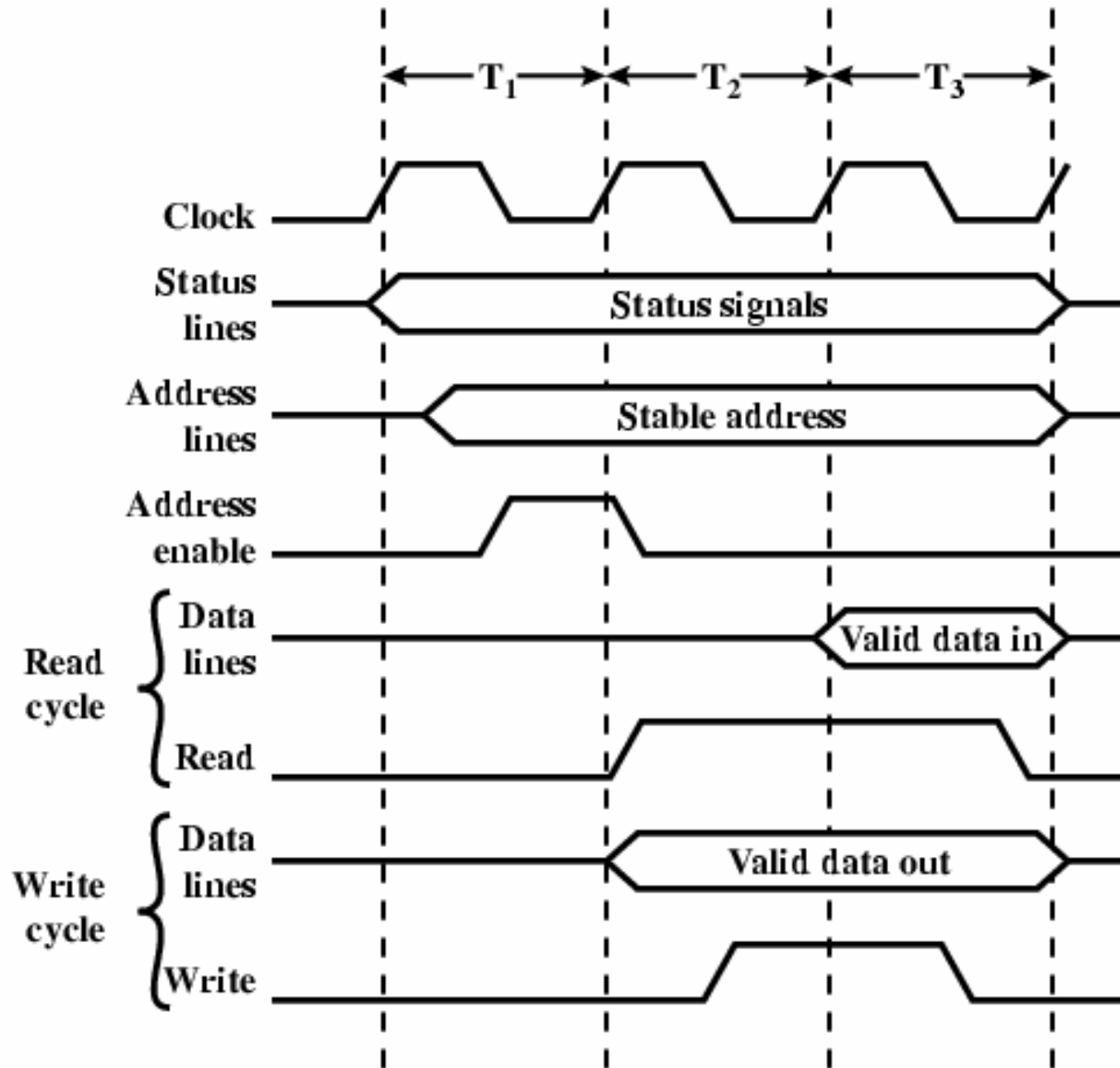
Distributed Arbitration

- tiap module boleh claim sebagai bus
- Control logic pada semua modules

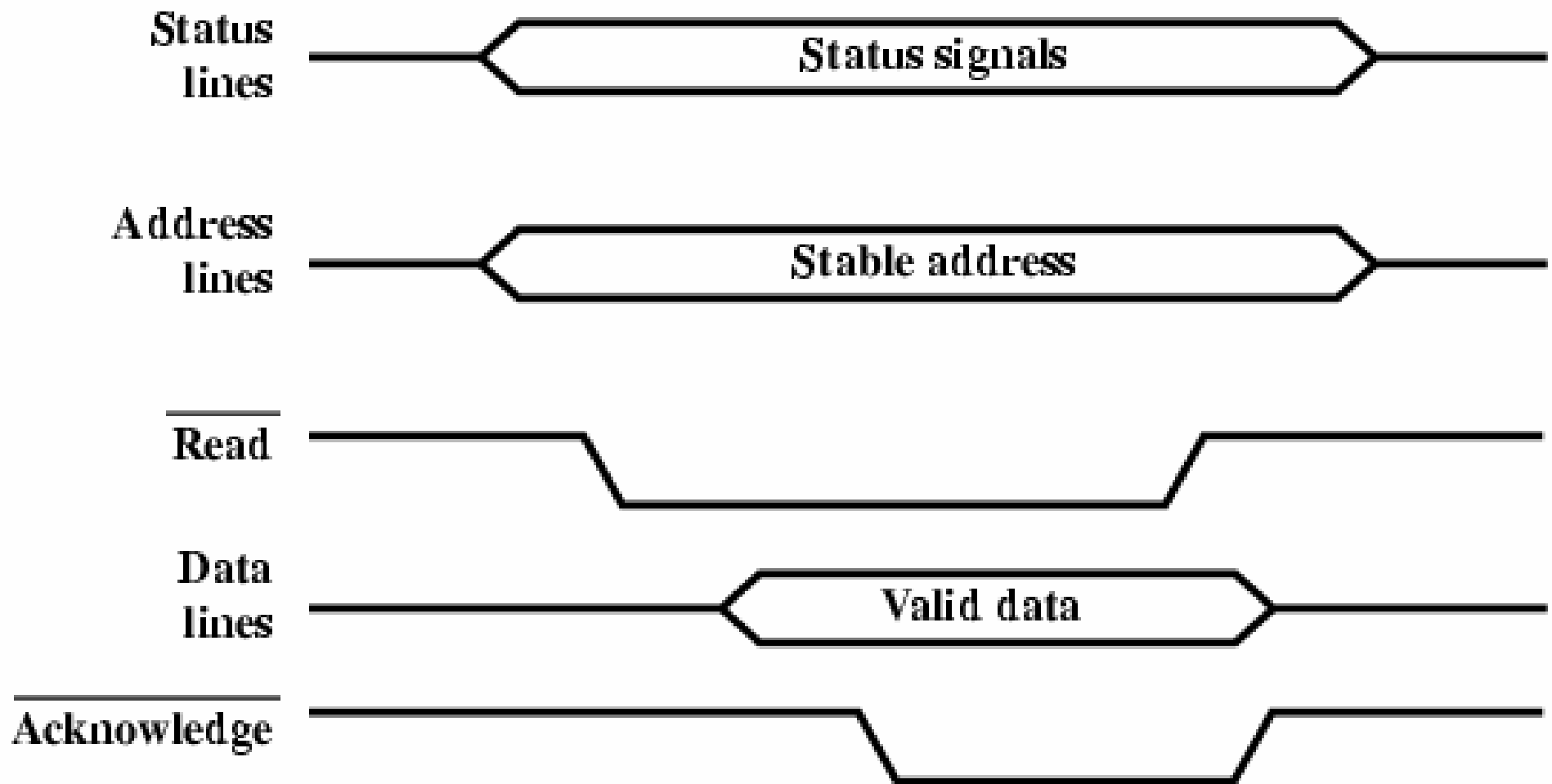
Timing

- Co-ordination of events on bus
- Synchronous
 - Situasi ditunjukkan oleh clock signals
 - Control Bus includes clock line
 - semua devices dapat membaca jalur clock
 - Biasanya sync pada leading edge
 - Biasanya cycle tunggal untuk satu situasi

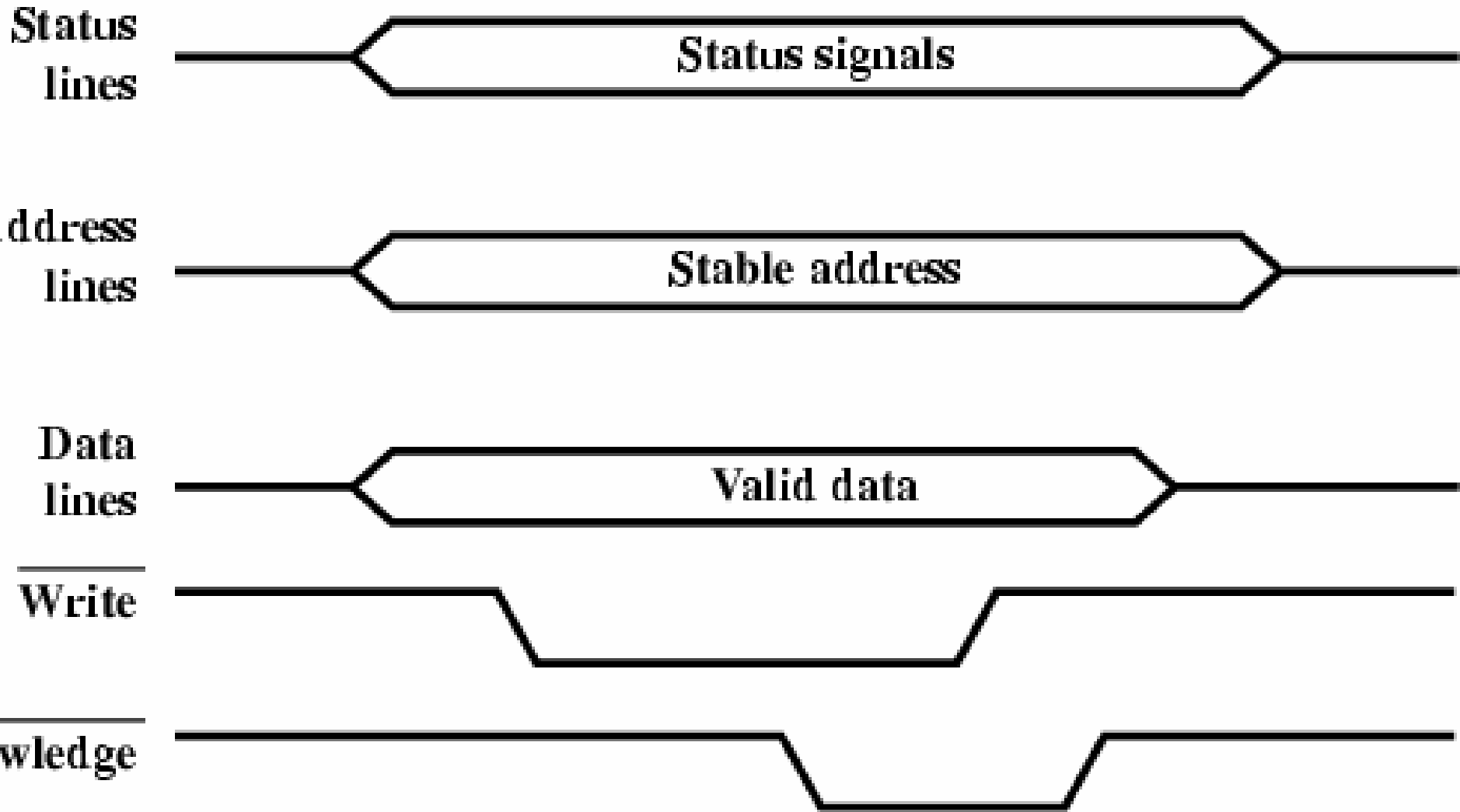
Synchronous Timing Diagram



Asynchronous Timing – Read Diagram



Asynchronous Timing – Write Diagram





PCI Bus

- Peripheral Component Interconnection
- Intel released to public domain
- 32 or 64 bit
- 50 lines

PCI Bus Lines (required)

- Systems lines
 - termasuk clock dan reset
- Address & Data
 - 32 time jalur mux untuk address/data
 - Jalur Interrupt & validate
- Interface Control
- Arbitration/aturan
 - Not shared
 - Direct connection to PCI bus arbiter
- Error lines

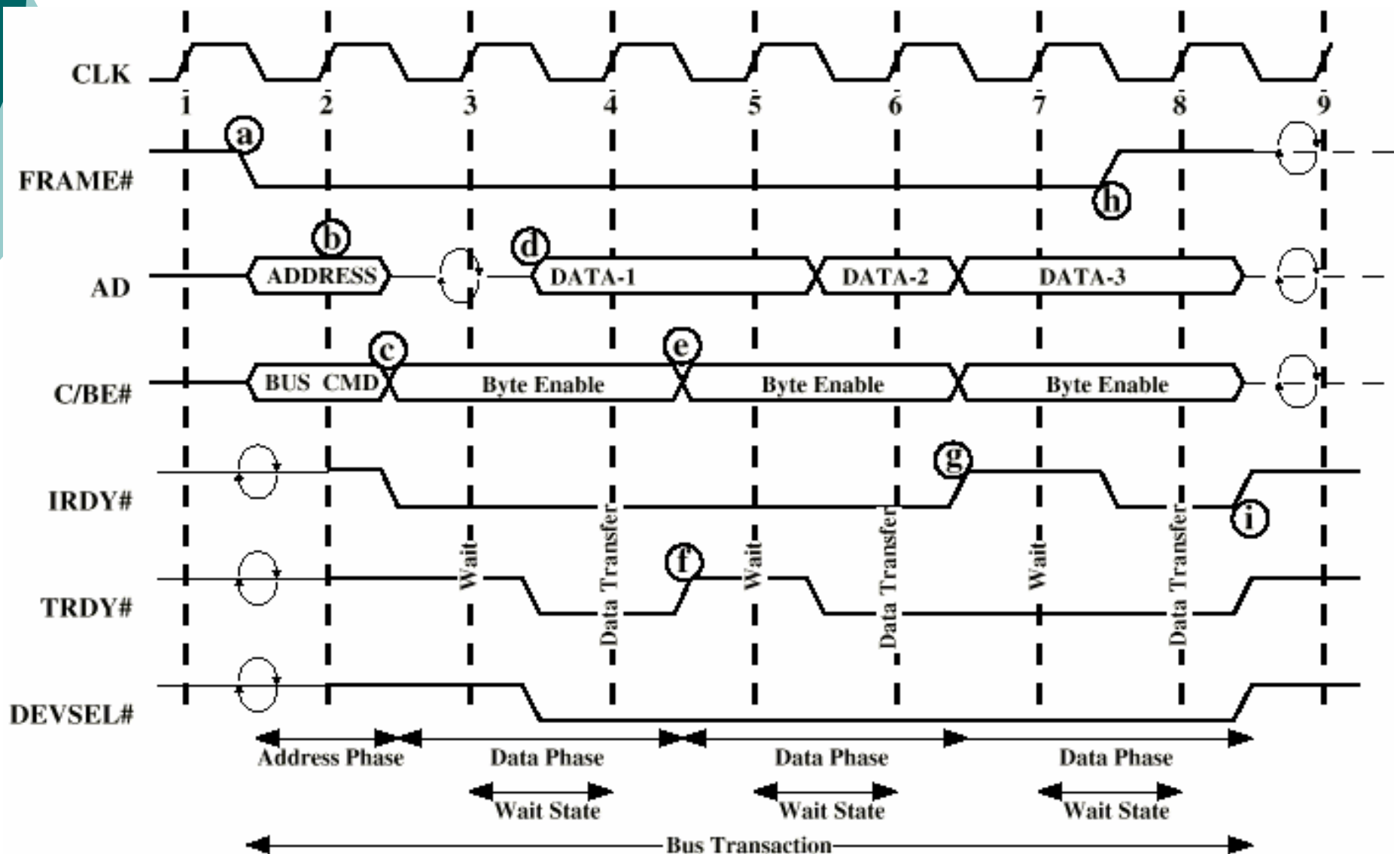
PCI Bus Lines (Optional)

- Interrupt lines
 - Not shared
- Cache support
- 64-bit Bus Extension
 - Additional 32 lines
 - Time multiplexed
 - 2 lines to enable devices to agree to use 64-bit transfer
- JTAG/Boundary Scan
 - For testing procedures

PCI Commands

- Transaksi antara (master) dan target
- Master claims bus
- Menentukan tipe transaksi
 - e.g. I/O read/write
- Phase pengalamatan

PCI Read Timing Diagram



PCI Bus Arbitration

