

Résumé

Ce manuscrit présente les travaux effectués pour définir et valider une architecture innovante de caméra intelligente. Les systèmes sur puces et l'intégration à grande échelle sont les fils conducteurs de cette étude.

Les deux premières étapes de ce travail sont l'étude des architectures de systèmes actuels composés d'une forte puissance de calcul couplée à un capteur d'image d'une part, et de leurs applications d'autre part. L'aspect matériel de cet état de l'art nous a permis de mettre en évidence les forces et les faiblesses de ces architectures. Une analyse Adéquation Algorithme Architecture nous a aidé à définir les besoins des applications visées par ces systèmes.

A partir de ces conclusions, nous proposons une architecture de caméra intelligente basées sur un parallélisme massif au niveau des sorties du capteur et des éléments de traitement. Ce système autorise un fonctionnement par région d'intérêt aussi bien pour le capteur que pour les processeurs de traitement.

La dernière partie de ce manuscrit est consacré à la validation de cette architecture modélisée en SystemC par potage de trois applications de traitement vidéo. La première concerne la détection de mouvement, la seconde, la reconnaissance de visage et la troisième, la stabilisation d'image.